

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2001144197 A

(43) Date of publication of application: 25.05.01

(51) Int. Cl

H01L 23/00
G01R 31/26
H01L 21/56
H01L 21/66
H01L 21/68
H01L 21/301
H01L 23/12

(21) Application number: 11321590

(22) Date of filing: 11.11.99

(71) Applicant: FUJITSU LTD

(72) Inventor: MARUYAMA SHIGEYUKI
ITO YASUYUKI
HONDA TETSUO
TASHIRO KAZUHIRO
HASEYAMA MAKOTO
NAGAE KENICHI
YONEDA YOSHIYUKI
MATSUKI HIROHISA

(54) SEMICONDUCTOR DEVICE, MANUFACTURING
METHOD THEREFOR, AND TESTING METHOD

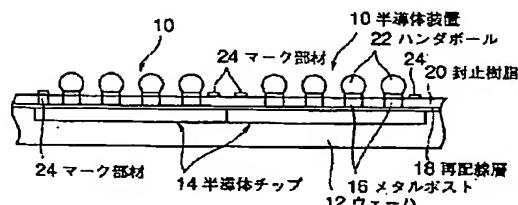
(57) Abstract:

PROBLEM TO BE SOLVED: To easily form an alignment mark that can be recognized by an existing wafer prober for a semiconductor device, that has a plurality of semiconductor elements being arranged for sealing and is positioned by image recognition for testing, its trial manufacturing method, and its testing method.

SOLUTION: A rewiring layer 18 for connecting the electrode of a semiconductor chip 14 to an electrode pad, arranged at a specific position, is formed on a semiconductor chip 14. A metal post 16, where a solder ball 22 is to be formed, is formed on the electrode pad of the rewiring layer. On the rewiring 18, a mark member 24 is formed, where the mark member 24 provides an alignment mark arranged in a prescribed position relationship with the metal post 16. The mark member 24 is formed by the same materials quality as that of the metal post 16.

COPYRIGHT: (C)2001,JPO

本発明の第1の実施の形態による半導体の側面図



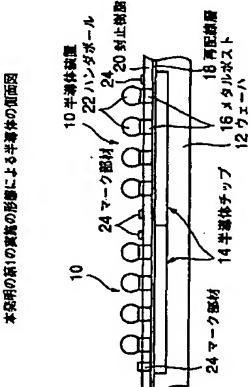
| | | | |
|--|--|--|--|
| (19) 日本国特許庁 (JP) | (12) 公開特許公報 (A) | (11) 特許出願公開番号 特開2001-144197 (P2001-144197A) | (43) 公開日 平成13年5月25日 (2001.5.25) |
| (51) Int.Cl. H 01 L 23/00 G 01 R 31/26 H 01 L 21/56 | P I H 01 L 23/00 G 01 R 31/26 H 01 L 21/56 21/68 21/68 | デコード (参考) A 2 G 003 J 4 M 106 R 5 F 031 B 5 F 061 P | (71) 出願人 特願平11-321590 (72) 出願日 平成11年11月11日 (1999.11.11) |
| (73) 本願出願番号 H 01 L 23/00 G 01 R 31/26 H 01 L 21/56 | 富士通株式会社 1号 神奈川県川崎市中原区上小田中4丁目1番 1号 丸山 茂幸 | 富士通株式会社 1号 神奈川県川崎市中原区上小田中4丁目1番 1号 伊東 雄幸 | (74) 代理人 100070150 弁理士 伊東 忠彦 最終頁に続く |
| (54) 【発明の名称】 半導体装置、半導体装置の製造方法及び試験方法 | <p>【特許請求の範囲】</p> <p>【請求項 1】 複数の電極を有する半導体素子と、該半導体素子の電極を所定の位置に配置された電極バッドに接続するための再配線層と、該電極バッド上に形成され、外部接続用端子が取付けられるメタルがストと、</p> <p>該メタルがストと所定の位置関係で配置されたアライメントマークを提供するマーク部材とによりなり、前記マーク部材は前記メタルボストと同じ材質で形成されたことを特徴とする半導体装置。</p> <p>【請求項 2】 複数の電極を有する半導体素子と、該半導体素子の電極を所定の位置に配置された電極バッドに接続するための再配線層と、該電極バッドと所定の位置関係で配置されたアライメントマークを提供するマーク部材とによりなり、前記マーク部材は前記電極バッドと同じ材質で形成されたことを特徴とする半導体装置。</p> <p>【請求項 3】 請求項 1 又は 2 請求の半導体装置であつて、前記アライメントマークは円形以外の形状であることを特徴とする半導体装置。</p> <p>【請求項 4】 請求項 1 請求の半導体装置であつて、前記アライメントマークの幅は前記メタルボストの高さより大きいことを特徴とする半導体装置。</p> <p>【請求項 5】 ウエーハ状態の半導体装置に再配線層を設け、該再配線層上にメタルボストを形成するとともに、該メタルボストに対し所定の位置にアライメントマークを提供するマーク部材を前記再配線層上に形成し、前記アライメントマークを認識することによりウエーハ状態の前記半導体装置の電極位置を認識しながら前記半導体装置の試験を行ふことを特徴とする半導体装置の試験方法。</p> <p>【請求項 6】 請求項 5 請求の半導体装置の試験方法であつて、前記アライメントマーク部材をウエーハへの外周部における前記再配線層上に少なくとも二箇所形成することを特徴とする半導体装置の試験方法。</p> <p>【請求項 7】 ウエーハ状態での半導体装置に再配線層を設け、ウエーハの外周部で半導体装置の形成されない部分を以して樹脂封止することを特徴とする半導体装置の製造方法。</p> <p>【請求項 8】 請求項 7 請求の半導体装置の製造方法であつて、樹脂封止されていない部分に位置器端用アライメントマークを形成することを特徴とする半導体装置の製造方法。</p> <p>【請求項 9】 ウエーハ状態での半導体装置に再配線層を設け、該再配線層上にウエーハを樹脂封止する樹脂層を形成し、該樹脂層を貫通しウエーハまで達する深さの溝をスライプライインに沿つて形成し、該溝の内部に露出したウエーハを基準位置として認識しながらウエーハ</p> | | |

(57) 【要約】

【認明】 本発明は、複数の半導体素子が連なった状態で封止され、面を接觸により位置決めされて試験に供される半導体装置、半導体装置の試験製造方法及び半導体装置の試験方法に関し、既存のウエーハプローパーで認識可能なアライメントマークを容易に形成することを課題とする。

【解決手段】 半導体チップ 1.4 の電極を所定の位置に配置された電極バッドに接続するための再配線層 1.8 を半導体チップ 1.4 上に形成する。ハンダボール 2.2 が形成されるメタルボスト 1.6 を再配線層の電極バッド上に形成する。再配線 1.8 上に、メタルボスト 1.6 と所定の位置関係で配置されたアライメントマークを提供するマーク部材 2.4 がメタルボスト 1.6 と同じ材質で形成される。

＊図の左の実線の形態による半導体の側面図



状態の半導体装置の試験を行い、試験終了後に前記側に沿つて個々の半導体接觸に分離することを特徴とする半導体装置の製造方法。

【請求項 10】 請求項 9 計載の半導体装置のうち所定の位置にあるスクライプライインのみに沿つて前記側を形成することを特徴とする半導体装置の製造方法。

【請求項 11】 半導体素子用ウエーハを真空チャックテーブルに吸引固定する方法であつて、ウエーハの反りの最も小さい部分を最初に吸引し、この吸引した部分に隣接した部分を次に吸引し、順次部分的に吸引していくことによりウエーハの全体を吸引固定することを特徴とするウエーハの吸引固定方法。

【請求項 12】 半導体素子用ウエーハの吸引固定装置であつて、複数の吸引頭を有する真空チャックテーブルと、該複数の吸引頭を複数の群に分割し、複数の群の各々に對して独立に設けられた吸引通路とを有し、該吸引通路の各々に異なるタイミングで吸引力を導入するよう構成したことを特徴とするウエーハ吸引固定装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】 本発明は半導体装置、半導体装置の試験方法及び半導体装置の試験方法であり、特に、複数の半導体素子が連なった状態で封止され、面を接觸により位置決めされて試験に供される半導体装置の試験方法及び半導体装置の試験方法に関するものである。

【発明の効果】 半導体チップをバッケージングして形成された半導体装置には、製造工程で誤って、動作確認等の検査が行われる。検査工程においてこのような半導体装置を試験装置に搭載する際、半導体装置のバッケージの外形を基準として位置合わせが行われる。このような位置合わせはハンドリング装置により行われる。すなわち、試験に供される半導体装置は、ハンドリング装置により試験装置のソケットに組み込む際に、バッケージの外形を基準として位置合わせが行われる。

【0 0 0 2】

【従来の技術】 半導体チップをバッケージングして形成された半導体装置には、製造工程で誤って、動作確認等の検査が行われる。検査工程においてこのような半導体装置を試験装置に搭載する際、半導体装置のバッケージの外形を基準として位置合わせが行われる。このように位置合わせはハンドリング装置により行われる。すなわち、試験に供される半導体装置は、ハンドリング装置により試験装置のソケットに組み込む際に、バッケージの外形を基準として位置合わせが行われる。

【0 0 0 3】 近年、半導体チップの小型化が著しく進み、半導体装置のバッケージサイズも短時間でより小さく、サイズのものに変更されている。したがって、バッケージ外形を基準として位置合わせを行うハンドリング装置を使用する場合、バッケージの外形寸法が変更される毎にハンドリング装置も改造しなければならない。また、半導体チップの外形寸法をそのままバッケージの寸法とした半導体装置が増えていく。このような半導体装置の場合、一種類の半導体チップ毎にハンドリング装置の変更具を準備する必要がある。また、同一種類の半導体装置であっても、半導体チップのサイズが縮小され

る毎にハンドリング装置の変更に費やされる費用が高く、ハンドリング装置の変更が必要となる。したがって、ハンドリング装置に費やされる費用が高く地してしまう。

【0004】また、半導体チップの小型化に伴い、半導体装置の電極のピッチもより狭くなっている。このため、半導体装置の外形を用いて位置合わせを行う方法では、必要な位置合わせを確保できないそれがある。

以上のような状況から、半導体チップをパッケージするのではなく、複数のチップが連なったままでパッケージした半導体装置を形成して試験することが提案されている。すなわち、半導体チップがウェーハ上に形成された状態で複数の半導体チップが一体となつたままウェーハから切り出してそのままパッケージングして半導体装置とするものである。この場合、半導体装置の外形をある程度標準化することができる。

【0005】また、半導体装置の端子とは試験装置のソケット（またはロープ）との位置合わせを、外形選択によることで位置合わせを、外形選択による方法で行うことの方法ではなく、画像認識による方法で試験する方法が提案されている。このように、一つの試験工程で複数の半導体メモリ装置は、32個から64個の装置が一回の試験工程で試験される。このようないくつかの半導体メモリ装置の各々を、個別に画像認識法により位置合わせすることは設備コストの面から考えて現実的ではない。すなわち、ハンドリング装置間に、3.2倍から6.4倍の画像認識装置とそれに対応した位置補正装置とを設ける必要があり、試験装置が大型化して拘束となるからである。

【0006】このような場合、半一のメモリチップを半導体メモリ装置とした後に試験するのではなく、複数のメモリチップが精度良く一体となつた状態を形成し、そのまま複数のメモリチップを画像認識して試験を行うことで、ハンドリング装置における画像認識装置及び位置補正機構の数を減らすことができる。そのような例として、ウェーハに形成された半導体チップを個別に切り出す前に試験してしまうことが考えられる。ウェーハ上で、半導体チップを画像認識して試験するためには、複数の半導体チップを一體的に切り出していく必要があります。この場合、複数の半導体チップを一體的に切り出せるものに対するウェーハプローブ（画像認識装置）を準備してハンドリング装置に設ける必要がある。また、ウェーハプローブではなく、位置補正装置をハンドリング装置に設けることとしてもよい。

【0007】ただし、体積を用いているウェーハプローブをそのまま使用して、ウェーハレベルパッケージされた半導体装置をウェーハ状態のまま試験することが、ハンドリング装置に費やされる費用の観点から、最も合

[0008] [発明が解決しようとする課題] ウエーハ状態で半導体チップの試験を行ういわゆるベアウエーハ試験ではウェーハプローブが使用される。ウェーハレベルパッケージでは、半導体チップを從来のウェーハプローバーにて画像認識するには、以下に記す A) 乃至 D) のような問題が発生する。そこで、ウェーハ状態で形成された半導体チップとアライメントして、ウェーハ状態で形成された半導体チップと、A) ブローバの試験装置では CSP の位置に問題点について述べる。

[0009] A) ブローバの試験装置では CSP の位置に問題点が難しい。

(A-1) 半導体装置の端子を直接認識することは難し。

[0010] (A-1) CSP に駆けられる端子は、半導体チップ上に形成される電極パッドよりも大きいため、通常のプローバの認識範囲からはみ出してしまい、認識は困難である。

[0011] (A-2) CSP に駆けられる端子のうち代表的なハンドホールのように、端子の外形を有する端子は特に認識が難しい。すなわち、そのような端子は平面部分を有していないため、焦点を合わせ難い。

[0012] (A-3) 端子の高さのばらつきが大きく (50 μm 程度)、アライメントの基準として適していない。

であった。露盤方法としては、バーテンマッテン法が使用される。一般的に一辺が $2 \sim 0.01\text{ m}$ の正方形の露盤視野は一边が $50\text{ }\mu\text{m}$ の16個の正方形領域に分割され、各領域毎に基本ターンとの比較検査が行われる。

【0014】マークの形状にバラツキがなければ、円形を含む任意の形状のマークを使用することができます。しかし、マークの形状にバラツキがある場合、例えばマークのどこかに欠けがあるような場合、円形のようなマークは別の形状として解釈されやすいため、その特徴を捉え難く、全体が一様な変化を示すため、その形状と露盤される可欠欠け等の不完全な箇所があると別の形状と解釈される可能性が大きい。一方、直線成分で構成された形は、部分的に欠けがあったとしても、全般的に見ると直線として認識しやすいため、露盤誤差は高くなる。また、角部（エッジ）のある形状は角部が変遷点となり露盤が容易とな

[0015] B) CSP用のプローブカードに設けられていたる説明針(プローブ)は既存のプローバーでは認識できない。(ここで、プローバーカードとは、駆動されるカードの部品端子による接觸によって動作されるカードである。)理由は上記A)と同様であり、プローバーに接觸されているプローブ認識装置の拡野に対し、CSP用のプローブカードに設けられているプローブの先端が大きすぎる。從来のプローブカードに設けられているプローブの先端の直径は、通常1.00 μm以下である。一方、CSPの端子(ハンダホール)の直径は約4.00 μmであり、プローブ認識装置の拡野に入りきらない。

[0016] C) CSPが形成されたウェーハは、從来の半導体チップが形成されたウェーハに比べて吸引固定が難しい。樹脂モールド型のCSPの場合、封止樹脂の熱膨脹係数は、ウェーハ本体(Si)の熱膨脹係数より大きい。そのため、高温でモールドされた後、ウェーハが常温に戻ると、封止樹脂のほうがウェーハ本体より収縮量が大きく、ウェーハ本体側に凸となつた反りが発生する。ウェーハ本体の厚みが小さい場合は特に反りが大きくなり、ウェーハを真空チャックテーブルに吸引固定することができない。

[0017] D) ウェーハ状態で封止樹脂にペリが発生している場合、ハンドリング装置でハンドリング中にペリがとれて、ハンドリング装置内にペリが蓄積されることがある。本発明は上述の問題点に鑑みてされたものであり、ウェーハレベルパッケージの製造工程を変更することなく、既存のウェーハプローバーで認識可能なアライメントマークが駆動された半導体装置を提供することを目的とする。また、本発明はウェーハ状態における半導体装置を試験する際に好適な位置識別の基準を設ける方法を提供することを目的とする。

〔問題を解決するための手段〕 上述の目的を達成するた
めに、請求項1記載の発明による半導体装置は、該半
導体装置を有する半導体素子と、該半導体素子の電極を所定
の位置に配置された電極パッドに接続するための配線
装置と、該電極パッド上に形成され、外部接続用端子が設
けられるメタルボルストと、該メタルボルストと所定の位置
関係にある接続部材によりなり、前記メタルボルストと
該接続部材とは、前記メタルボルストと

〔0021〕請求項2記載の発明による半導体装置は、
複数の電極を有する半導体素子と、該半導体素子の電極
と所定の位置に配置された電極バッジ間に接続するための
電極配線部と、該電極バッジと所定の位置關係で配置され
たアライメントマークを提供するマーク部材とによりな
り、前記アライメントマークは前記電極バッジと同じ材質で形成
された複数部材である。
〔0020〕請求項3記載の発明による半導体装置は、
複数の電極を有する半導体素子と、該半導体素子の電極
と所定の位置に配置された電極バッジ間に接続するための
電極配線部と、該電極バッジと所定の位置關係で配置され
たアライメントマークを提供するマーク部材とによりな
り、前記アライメントマークは前記電極バッジの幅は前記
電極部材の幅よりも大きい構成とする。
〔0021〕請求項5記載の発明による半導体装置の試
験方法は、ウェーハ状態の半導体装置に前記接続部を設
け、該接続部にメタルボルトを形成するとともに、
該接続部に於ける前記接続部に対する所定の位置にアライメントマー
ク部材をメタルボルトに於ける前記接続部上に形成し、前
記アライメントマークを認識することによりウェーハ状
態の前記半導体装置の電極部位を認識しながら前記半導
体装置の試験を行う構成とする。
〔0022〕請求項6記載の発明による半導体装置の試
験方法は、請求項5記載の半導体装置の試験方法であつ
たが、前記アライメントマーク部材をウェーハの外周部における前記接
続部に於ける前記接続部上に少なくとも二箇所形成する構成とする。請求項
7記載の発明による半導体装置の試験方法は、ウェーハ
の外周部に於ける前記接続部に前記接続部を設け、ウェーハの外周
部に於ける前記接続部の形成されない部分を残して樹脂封止す
る構成とする。
〔0023〕請求項8記載の発明による半導体装置の製
造方法は、請求項7記載の半導体装置の製造方法であつ
たが、樹脂封止されない部分に位置認用アライメン
トマークを形成する構成とする。請求項9記載の発明に
よる半導体装置の製造方法は、ウェーハ状態での半導体、
該半導体装置に前記接続部を設け、該前記接続部上にウェーハを樹脂
封止する樹脂層を形成し、該樹脂層を貫通しウェーハへま
たは該樹脂層の内部に露出したウェーハを基準位置として測定し
、該樹脂層の内部に露出したウェーハへを基準位置として測定し
、試験終了後に前記構成に沿って個々の半導体装置に分離する構成
とする。

七
とする

תְּאַמְּנָה, גְּדוּלָה, זָהָב

装置の距離視野は一辺が200μm程度の正方形で十分

【0024】請求項10記載の発明による半導体装置の試験方法は、請求項9記載の半導体装置の試験方法であって、すべてのスクライブインのうち所定の位置にあるスクライブラインのみに沿って部品構造を形成する構成とする。請求項11記載の発明によるウェーハへの吸引固定方法は、半導体装置用ウェーハを真空チャックテーブルに吸引固定する方法であって、ウェーハの反りの最も小さい部分を最初に吸引し、この吸引した部分に隣接した部分を次に吸引し、順次部分的に吸引していくことによりウェーハの全体を吸引固定する構成とする。

【0025】請求項12記載の発明によるウェーハへの吸引固定装置は、半導体装置用ウェーハの吸引固定装置であって、複数の吸引構造を有する真空チャックテーブルとの接触部の吸引構造を複数の群に分離して、複数の群の各々に対して独立に駆けられた吸引通路とを有し、該吸引通路の各々に異なるタイミングで吸引力を導入する構成である。

【0026】上記の各手段は、次のように作用する。請求項1記載の発明によれば、アライメントマークを提供するマーク部材と外断接続端子の位置を判断することができる。マーク部材はメタルボストと同じ形状で、マーク部材も所定の位置関係で接続用端子も所定の位置関係となる。したがって、アライメントマークの位置を画像認識することにより、外部接続用端子の位置を判断することができる。マーク部材はメタルボストと同じ形状で形成される。すなわち、マーク部材はメタルボストと同じ形状により、同じ工程において形成される。これによりアライメントマークを駆けるための工程を別個に駆ける必要がなくなり、製造工程が簡略化される。また、マーク部材とメタルボストが同じ工程にて形成されるため、マーク部材と部材とメタルボストとを精度の高い位置関係で配置することができる。

【0027】また、マーク部材はメタルボストとは異なる形状で形成できるので、既存の試験装置の認識装置にマーク部材の形状として適応することができる。また、マーク部材の形状は、容易に認識可能であることにより、ウェーハ上に形成することにより、ウェーハ上に形成される二重構造に対する影響を最小限に抑止することができる。一つのウェーハ上に形成された半導体装置は精度の高い位置関係を維持しているので、マーク部材は少なくとも二個あれば各半導体装置の位置関係として十分である。

【0028】これにより、マーク部材はアライメントマークを提供するだけでなく、半導体装置の試験において他の機能も提供することができる。請求項2記載の発明によれば、半導体装置が所定の位置関係となる。これにより、マーク部材が提供するため、アライメントマークと電極バッドも所定の位置関係となる。したがって、アライメントマークがウェーハの側面に発生しない

とにより、電極バッドの位置を判断することができる。マーク部材は電極バッドと同じ材質で形成される。すなわち、マーク部材は電極バッドと同じ方法により、同じ工程において形成される。これによりアライメントマークを駆けるための工程を別個に駆ける必要がなくなり、製造工程が簡略化される。また、マーク部材と電極バッドが同じ工程にて形成されるため、マーク部材と電極バッドとの高い位置関係で配置することを防止できる。

【0029】請求項3記載の発明によれば、樹脂封止部が形成される。また、樹脂バリが試験装置内でウェーハから落下げて試験装置内に堆積することを防止できる。

【0030】請求項3記載の発明によれば、アライメントマークは円形以外の形状とすることにより、アライメントマークの輪郭部に急激な変化を持たせることができ。これにより、アライメントマークの認識率を向上すことができる。請求項4記載の発明によれば、アライメントマークの幅はメタルボストの高さよりも大きい構成とされる。アライメントマークの幅はマーク部材の幅に相当し、メタルボストの高さはマーク部材の高さに相当する。したがって、マーク部材のアスペクト比(幅/高さ)が1以上となり、たとえはマーク部材をメッシュ法により形成する場合に、マーク部材を容易に形成することができる。

【0031】請求項5記載の発明によれば、ウェーハ形状において半導体装置を製造する工程においてアライメントマークを提供するマーク部材が形成される。このため、ウェーハ形状のままの複数の半導体装置を一度に試験することができ、半導体装置を試験装置に接続する工程が簡略化される。請求項6記載の発明によれば、マーク部材をウェーハの外周部における再配線層上に少なくとも二重構造形成するにより、ウェーハ上に形成される二重構造に対する影響を最小限に抑止することができる。マーク部材を駆けることにより、ウェーハ上に形成される二重構造に対する影響を及ぼさないでマーク部材を形成することができる。

【0032】請求項7記載の発明によれば、ウェーハ形状での半導体装置に再配線層を駆け、ウェーハの外周部の半導体装置が形成されない部分を駆けて樹脂封止するため、樹脂層と再配線層との境界がウェーハの外周面ではなく、再配線層の表面となる。したがって、金型による樹脂封止の際に金型の合せ目(ハーディングライ)に発生する樹脂バリがウェーハの側面に発生するこ

とにより、ウェーハ状態における半導体装置の試験において、樹脂バリの影響なくウェーハをハンドリングすることができる。また、樹脂バリが試験装置内でウェーハから落下げて試験装置内に堆積することを防止できる。

【0033】請求項8記載の発明によれば、樹脂封止部が形成される。また、樹脂バリが試験装置内でウェーハから落下げて試験装置内に堆積することを防止できる。

【0034】請求項9記載の発明によれば、スクライブラインに沿って液を形成する場合は、マーク部材の厚みを小さくすることができ、また、封止樹脂の流动性を考慮する必要がないため、アライメントマークの形状を自由に選択することができる。

【0035】請求項9記載の発明によれば、スクライブラインに沿って液を付けることにより樹脂の底部に露出し層面上にアライメントマークを形成する場合は、マーク部材の厚みを小さくすることができ、また、封止樹脂の流动性を考慮する必要がないため、アライメントマークの形状を自由に選択することができる。一般的に封止樹脂は黒色であり、ウェーハ乃至銀色なので、封止樹脂に付けられた液の位置を容易に画像認識することができる。スクライブラインは半導体装置の電極と精度の高い位置関係を有しているので、液の位置を基準として位置決めの基準となることができる。

【0036】請求項10記載の発明によれば、スクライブラインに沿って液を付けることにより樹脂の底部に露出し樹脂面に付けられた液の位置を容易に画像認識することができる。マーク部材をアライメントマークの代わりに画面認識して位置決めの基準となる。マーク部材はメタルボスト1.6をこのランド上に、無電解メッキ電極等により金属を堆積することにより形成される。メタルボスト1.6が形成された後、封止樹脂は再配線層1.8に形成された導体パターン(図示せず)により、同じく再配線層に形成されたランド(図示せず)に接続されている。メタルボスト1.6はこのランダ上に、無電解メッキ電極等により金属を堆積することにより形成される。メタルボスト1.6が形成された後、封止樹脂2.0によりメタルボスト1.6を封止する。その後、メタルボスト1.6の端面にハンダボール2.2を形成する。

【0040】本発明の第1の実施の形態による半導体装置1.0では、上述のメタルボスト1.6を形成する段階において、アライメントマークを提供するマーク部材2.4を再配線層1.8上に形成する。マーク部材2.4はメタルボスト1.6の形成工程において同時に形成される。したがって、マーク部材2.4とメタルボスト1.6とは同じ材料で形成されている。

【0041】マーク部材の上にはハンダボール2.2は形成されないので、マーク部材2.4の端面は半導体装置1.0の表面に露出する。このマーク部材2.4の表面がアライメントマーク部材2.4の表面に相当するものであり、後工程の鍛工工程において半導体装置1.0の位置合わせに使用される。上述のように、マーク部材2.4は半導体装置プロセスによりメタルボスト1.6と同じ工程で形成されるため、マーク部材2.4はメタルボスト1.6に対して高精度で配置することができる。したがって、マーク部材2.4により提供されるアライメントマークは、メタルボスト1.6上に形成されるハンダボール2.2に対して高精度で配置される。よって、試験工程においてアライメントマークを画像認識することにより、ハンダボール2.2の位置を正確に求めることができる。

【0042】次に、マーク部材2.4の形状について説明する。アライメントマークは、半導体装置1.0がウェーハ状態で完成した後に行われる試験で使用される。この試験は、半導体装置1.0の電極(ハンダボール2.2)に触針(プローブ)を接触して行われるるので、試験装置において半導体装置1.0を正確に位置決めする必要がある。このため、試験装置には位置決めカメラが設けられる。

【0043】請求項3記載の発明によれば、樹脂封止部がない部分に位置を形成することができる。このため、樹脂封止部を駆けることにより、封止樹脂が多数の小さな領域に分割されることとなり、封止樹脂とウェーハとの熱膨張の相違に起因したウェーハへのソリを抑制することができる。スクライブラインは半導体装置の電極と精度の高い位置関係を有しているので、液の位置を基準として電極の位置を判断することができる。

【0044】請求項4記載の発明によれば、スクライブラインに沿って液を付けることにより封止樹脂層は白色乃至銀色なので、封止樹脂面に付けられた液の位置を容易に画像認識することができる。スクライブラインは半導体装置の電極と精度の高い位置関係を有しているので、液の位置を基準として電極の位置を判断することができる。

【0045】また、スクライブラインに沿って封止樹脂に溝を付けることにより、封止樹脂層が多数の小さな領域に分割されることとなり、封止樹脂とウェーハとの熱膨張の相違に起因したウェーハへのソリを抑制することができる。液はダイシングソナーにより形成することができ、スクライブラインに沿って形成されるので、半導体の試験が終了した後、液に沿ってウェーハを完全に剥離することで半導体装置1.0の表面に露出する。このマーク部材2.4の表面がアライメントマーク部材2.4の表面に相当するものであり、後工程の鍛工工程において半導体装置1.0の位置合わせに使用される。上述のように、マーク部材2.4は半導体装置プロセスによりメタルボスト1.6と同じ工程で形成されるため、マーク部材2.4はメタルボスト1.6に対して高精度で配置することができる。したがって、マーク部材2.4により提供されるアライメントマークは、メタルボスト1.6上に形成されるハンダボール2.2に対して高精度で配置される。よって、試験工程においてアライメントマークを画像認識することにより、ハンダボール2.2の位置を正確に求めることができる。

【0046】請求項10記載の発明によれば、全てのスクライブラインについて液を形成しないで、ウェーハの各部材を駆けることにより、封止樹脂層が形成することができる。液により、液を形成する工程を短縮することができる。請求項11記載の発明によれば、ウェーハの反りの小さい部分から順次吸引固定することで、大きな反りを有するウェーハであっても確実に吸引固定することができる。

【0047】請求項12記載の発明によれば、吸引通路の各々に異なるタイミングで吸引力を導入するため、真空チャックテーブル上のウェーハの部分で、反りの最も少ない部分から吸引固定を開始し、隣接した部分を順次吸引固定することにより、大きな反りを有するウェーハであっても確実に吸引固定することができる。

【0048】【発明の実施の形態】以下、図面を参照して本発明における実施の形態を詳細に説明する。図1は本発明の第1の実施の形態による半導体装置の平面図であり、図2は本発明の第一の実施の形態による半導体装置の断面図で

導体装置において、ウェーハマップシステムにおいて基準点として使用されるウェーハマップ起点7.8を、ライメントマーク50と同じ方法で形成した例である。ウェーハマップシステムとは、ウェーハ上のある一点を起点としてウェーハ上の半導体装置をこの起点からの位置相対と共に管理するシステムである。ウェーハマップ起点をライメントマーク50と同じ方法で形成することにより、半導体チップがウェーハ状態で半導体装置として形成された後でも(すなわちウェーハ状態で樹脂封止が行われた後でも)ウェーハマップシステムを利用することができる。

【0081】次に、ウェーハ状態の半導体を試験するためのプローブ(ウェーハプローブ)に吸引された真空チャックテープについて説明する。従来の真空チャックテープでは、テープの表面に5mm間隔以上で数本の吸引溝を設けたものであった。しかし、封止割指が設けられたウェーハは従来のウェーハよりも大きくなるので、従来のウェーハの吸引溝では完全に吸引封止できない場合が生じる。このような問題を回避するため、ウェーハ状態における半導体装置を試験する場合、真空チャックテープの吸引溝の間隔を狭めて、溝の数を増やすことにより、完全にウェーハ状態の半導体装置を固定することができる。

【0082】図30は真空チャックテープ8.0の吸引領域全体にわたって2.5mm間隔で幅0.5mmの吸引溝8.2を設けた組合の例を示す。このように、吸引溝8.2を狭い間隔で配置することにより、ウェーハに大きなソリューションが生じても、内側の吸引溝8.2から順番にウェーハ全体を吸引することができる。なお、図30(a)は真空チャックテープ8.0の部分断面正面図、図30(b)は真空チャックテープ8.0の平面図、図30(c)は真空チャックテープ8.0の側面図である。

【0083】また、図30(d)に示すように、吸引溝8.2は数本つまどめてペキニーム端部への通路(図中点線で示す)に接続されている。このような構成において、内側の吸引溝8.2から順に吸引することにより、吸引すべきウェーハに反りがかかる場合に吸引することができる。すなわち、反りを有するウェーハを吸引する場合、反りが小さく真空チャックテープ8.0に近いウェーハの部分から順次吸引していくことにより、反りの影響を低減しながらウェーハを吸引固定することができる。

【0084】特に、樹脂封止型の半導体装置をウェーハ状態で形成した場合、ウェーハには凹状の反りが発生する。このようなウェーハレベルで樹脂封止した半導体装置を低減しながらウェーハを吸引する場合を、その後の半導体試験において電気的な接觸を行えないようになる。これにより、例えば、不良の原因がDC不良であった場合に、プローブで接觸して誤って過剰な電流を流してプローブカード等を損傷してしまう。

【0085】代わりに、図3.4に示すように、不良と判定された半導体装置のPT試験がウェーハ状態で行われる。その結果不良の半導体装置が発見された場合、不良と判定された半導体装置には、図3.3に示すようにハンダボールを形成しないように処理を行う。

【0086】代わりに、このように、不良と判定された半導体装置のPT試験がウェーハ状態で行われる。その結果不良の半導体装置が発見された場合、不良と判定された半導体装置のハンダボールを形成するが、あるいは除去してしまう。また、図3.5に示すように、不良と判定された半導体装置のハンダボールを形成するが、不良が小さく真空チャックテープ8.0に近いウェーハの部分から順次吸引していくことにより、反りの影響を低減しながらウェーハを吸引固定することができる。

【0087】以上のように、不良と判定された半導体装置が、その後の半導体試験において電気的な接觸を行えないようになる。これにより、例えば、不良の原因がDC不良であった場合に、プローブで接觸して誤って過剰な電流を流してプローブカード等を損傷してしまう。

【0088】以上説明したように、断求項1記載の発明は、

明により(図中、①-②-③-④の順)、次に吸引する部分を吸引溝8.2に近づけながら吸引固定を行うことができる。これにより、反りが大きいウェーハであっても、確実に吸引固定することができる。

【0085】また、図31は真空チャックテープの例の平面図である。図31に示す真空チャックテープ8.6では、吸引溝8.2の間隔が外側にいくほど狭くなるように形成される。すなわち、マーク部材はメタルボストと同じ方法により、同じ工程において形成される。これによりライメントマークの吸引溝を設ける必要がなくなり、製造工程が簡略化される。また、マーク部材のアスペクト比(幅/高さ)が1以上になり、たとえばマーク部材をメッシュ法により形成する場合に、マーク部材を容易に形成することができる。

【0086】断求項5記載の発明によれば、ウェーハ状態において半導体装置を製造する工程においてライメントマークを提供するマーク部材がメタルボストと同様の高い位置関係で配置するため、マーク部材はメタルボストと同じ材質で形成される。すなわち、マーク部材はメタルボストと同じ方法により、同じ工程において形成される。したがって、マーク部材のアスペクト比(幅/高さ)が1以上になり、たとえばマーク部材をメッシュ法により形成する場合に、マーク部材を容易に形成することができる。

【0087】断求項6記載の発明によれば、断求項5記載の発明において半導体装置を製造する工程においてライメントマークを提供するマーク部材がメタルボストと同様の高い位置関係で配置するため、マーク部材はメタルボストと同じ材質で形成される。このため、ウェーハ状態の半導体装置を一度に試験することができ、半導体装置を試験装置に搭載する工程が簡略化される。断求項6記載の発明によれば、マーク部材をウェーハの外周部における再配線面上少なくとも二箇所形成することにより、ウェーハ上に形成された半導体装置内にマーク部材を形成することなく、アライメントマークを提供することができる。一つのウェーハ上に形成された半導体装置は精度の高い位置関係を維持しているので、マーク部材は少なくとも二箇所あれば各半導体装置の位置決めとして十分である。

【0088】断求項7記載の発明によれば、ウェーハ状態の半導体装置に再配線層を設け、ウェーハの外周部の半導体装置が形成されない部分を残して樹脂封止するため、樹脂層と再配線層の境界がウェーハの外周側面ではなく、再配線層の断面となる。したがって、金型による樹脂封止部の際に金型の合せ目(バーティングライン)に発生する樹脂バリがウェーハの側面に発生しない。このため、ウェーハ状態における半導体装置の試験においては、樹脂バリの影響なくウェーハをハンドリングすることができる。また、樹脂バリが試験範囲内でウェーハから落下して試験範囲内に堆積することを防止できる。

【0089】断求項8記載の発明によれば、樹脂封止されない部分に位置錨定アライメントマークの位置を面像検出することにより、アライメントマークの位置を面像検出することにより、電極バッドの位置を判定することができる。マーク部材は電極バッドと同じ材質で形成される。すなわち、マーク部材は電極バッドと同じ方法により、電極バッドと電極バッドとが所定の位置関係で配置されるため、アライメントマークと電極バッドとの位置を面像検出する。したがって、アライメントマークの位置を面像検出することにより、電極バッドの位置を判定することができる。マーク部材は電極バッドと同じ方法により、電極バッドと電極バッドとが所定の位置関係で配置されるため、アライメントマークと電極バッドとの位置を面像検出する。これにより、封止樹脂部を封止樹脂部面に形成する必要がない。また、封止樹脂部は封止樹脂部面又は再配線尾面にアライメントマークを形成する場合は、マーク部材の耳みを小さくすることができる。また、封止樹脂部は封止樹脂部面に形成する必要がないため、アライメントマークの形状を自由に選択することができる。

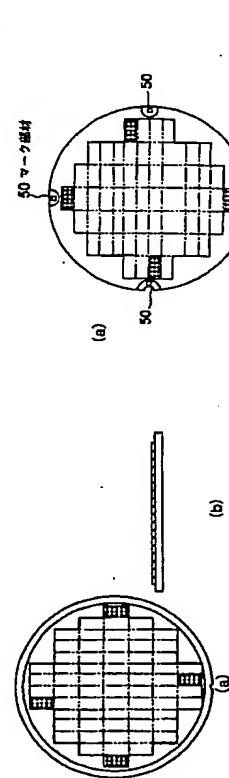
【0090】断求項9記載の発明によれば、樹脂封止されない部分に位置錨定アライメントマークを形成することにより、アライメントマークを封止樹脂部面に形成するより、認識判定のやすいマークを形成することができる。すなわち、樹脂封止しないウェーハ状態における半導体装置の試験においては、マーク部材と電極バッドとを形成するため、アライメントマークを形成する。さらに、マーク部材と電極バッドとを精度の高い位置関係で配置することができる。

【0091】また、マーク部材は電極バッドとは異なる形状で形成できるので、既存の試験装置の試験工程においては、マーク部材が電極バッドと同じ材質で形成されていることにより、半導体装置の試験工程において、マーク部材を電極バッドと同じ方法により、封止樹脂部を封止樹脂部面に形成することができる。これにより、マーク部材を封止樹脂部面に露出しない。

【0092】断求項10記載の発明によれば、スクリップラインに沿って溝を付けることにより溝の底部に露出したウェーハをアライメントマークを付けるだけではなく、半導体装置の試験において他の機能も提供することができる。また封止樹脂の基準となることができる。一般的に封止樹

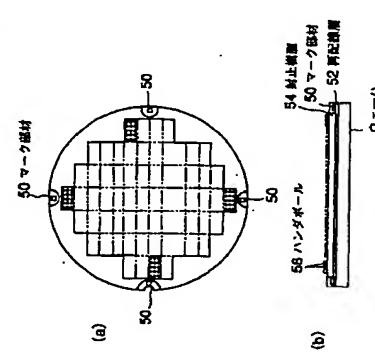
【図1-7】

外周部を残して被覆材としたウェーハを示す図



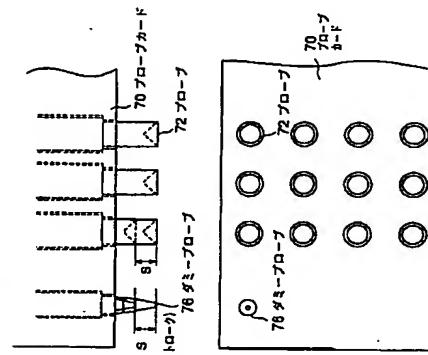
【図1-9】

外周部を残して被覆材としたウェーハを示す図



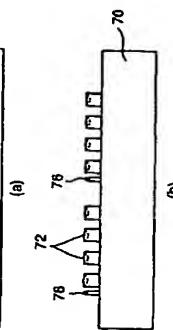
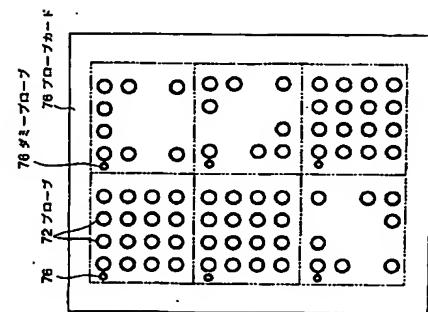
【図2-2】

半導体基板被覆層のプローブカードの一例を示す図



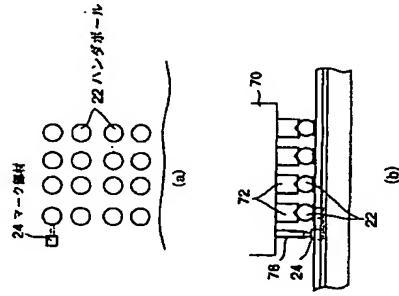
【図2-4】

半導体基板被覆層のプローブカードの一例を示す図



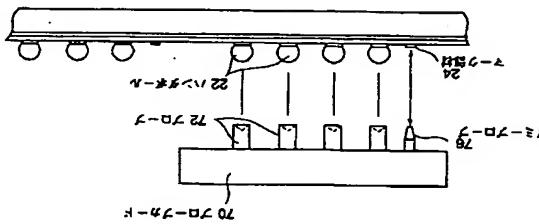
【図2-6】

ダミープローブと電極バンドを示す図



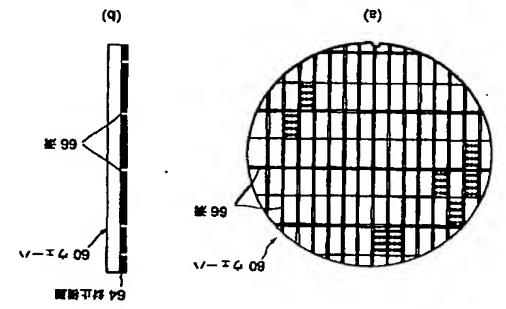
【図2-5】

ダミープローブヒマーケット部材の位置が一致するように被覆された例を示す図



【図2-1】

日本においてスクライブラインに沿って溝を形成したウェーハ表面の半導体基板を示す図



【図2-0】

スクライブラインに沿って溝を形成したりウェーハ表面の半導体基板を示す図

